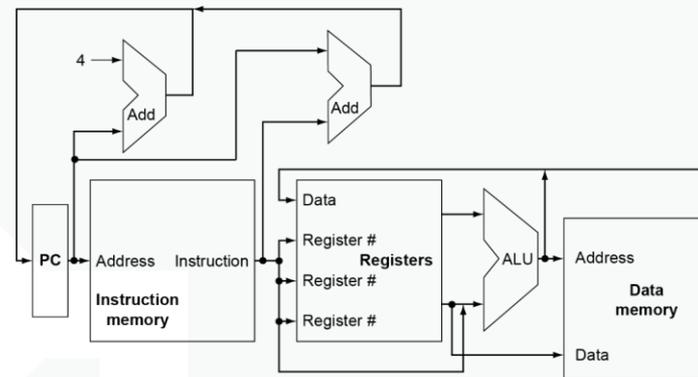
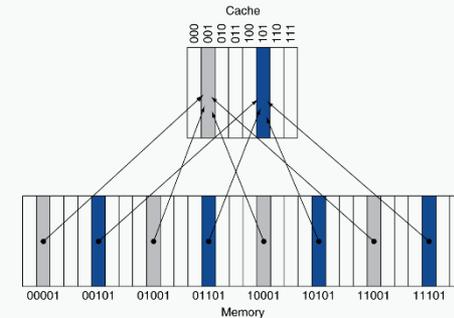


Elektronik Programmierbarer Digitalssysteme (EPD)

- 2V + 2Ü; 5 LP
- Aufbau CPU Befehlssatz (ISA)
- Computerarithmetik und Rechenwerk (ALU)
- CPU: Datenpfad und Steuerwerk
- Pipelining
- Speicherwerk:
 - Caches
 - SRAM
 - DRAM



Termine: Nach Absprache online

Vorbesprechung am 03.11.2020 12:30 Uhr

Bitte im elearning Portal anmelden.

Lehrstuhl für Kommunikationselektronik
www.lke.uni-bayreuth.de

